

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-109402

(43)Date of publication of application : 14.05.1988

(51)Int.Cl. G02B 5/00

(21)Application number : 61-256072

(71)Applicant : SHARP CORP

(22)Date of filing : 27.10.1986

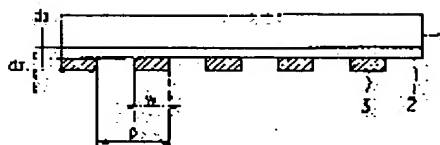
(72)Inventor : TANETANI MOTOTAKA  
MATSUMOTO AKIHIRO  
MATSUI KANEKI

## (54) PREPARATION OF OPTICAL PHASE OPERATING PLATE

### (57)Abstract:

**PURPOSE:** To easily obtain an optical phase operating plate excellent in inside uniformity and reproducibility by superposing and stacking plural layers having different etching speeds respectively on a base and etching only the surface side layer having a high etching speed to form the optical phase operating part.

**CONSTITUTION:** Two or more laminated layers having different etching speeds respectively are stacked on the base 1 and then the surface side layer having a high etching speed is etched, so that the phase operation part controlled at its phase operating variable not by etching depth but by layer thickness. Namely, an Si<sub>3</sub>N<sub>4</sub> film 3 is stacked on an SiO<sub>2</sub> film 2 stacked on the glass base 1 by using plasma CVD method. Then the Si<sub>3</sub>N<sub>4</sub> film 3 is worked like stripes consisting of W width and P pitch by using photolithography technique and etching technique. When the etching time is optimized, the processing can be comparatively easily controlled so that the Si<sub>3</sub>N<sub>4</sub> film 3 can be completely removed and the SiO<sub>2</sub> film 2 is not almost removed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

2/7

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭63-109402

⑫ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)5月14日

G 02 B 5/00

Z-8708-2H

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 光学位相操作板の作製方法

⑮ 特 願 昭61-256072

⑯ 出 願 昭61(1986)10月27日

⑰ 発 明 者 種 谷 元 隆 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑱ 発 明 者 松 本 晃 弘 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑲ 発 明 者 松 井 完 益 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑳ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 杉山 毅 至 外1名

明 細 書

1. 発明の名称

光学位相操作板の作製方法

2. 特許請求の範囲

1. 基板上にエッチング速度の異なる複数の層を重ねて堆積した後、エッチングによりエッチング速度の大なる表面側の層のみエッチング加工して光学位相操作部を形成することを特徴とする光学位相操作板の作製方法。

2. エッチング速度の大なる層を光学位相操作部に対応した厚さに堆積させる特許請求の範囲第1項記載の光学位相操作板の作製方法。

3. 互いのエッチング速度が約1対10である複数の層を重ねた特許請求の範囲第1項記載の光学位相操作板の作製方法。

4. 複数の層をSiO<sub>2</sub>層とSi<sub>3</sub>N<sub>4</sub>層で構成した特許請求の範囲第1項記載の光学位相操作板の作製方法。

3. 発明の詳細な説明

<技術分野>

本発明は光学位相を空間的に精密に制御するための光学位相操作板の作製方法に関する。

<従来技術>

空間的に位相をシフトさせる位相シフター(位相操作板)は光学部品として非常に重要であり、光集積回路を構成する上で必要となるものである。従来このような位相シフターとしては、一般に第2図に示すような形状のものが用いられている。この位相シフターは以下のように作製される。ここでは光学位相を空間的に180°反転させる場合について説明する。まずガラス基板(201)上に所望のパターンを通常のホトリソグラフィ技術を用いて形成する。ここではストライプ:W'=5μmおきに位相を反転させるためのパターンを考える。次にフッ酸とフッ化アンモニウムと水を混合したエッチング液を用いてエッチングを実施する。このときエッチングの深さ:d'については

$$(n'-1)d' = \frac{2m+1}{2} \lambda \dots\dots (2)$$

FP03-0047
-0040-SF
04.5.25
SEARCH REPORT

$$\left\{ \begin{array}{l} n' : \text{ガラス基板の屈折率} \\ m = 0, 1, 2, 3, \dots \\ \lambda : \text{空気中での光の波長} \end{array} \right.$$

を満たすように制御設定する。その後レジストを有機洗浄により除去し、位相シフターとする。

〈発明が解決しようとする問題点〉

以上のような従来の位相シフターにおいて位相シフト量の制御はエッチングの深さ： $d'$ に依存しており、シフト量のばらつきは $d'$ のばらつきに対応する。しかし、エッチングでの面内均一性や再現性を高めるのは非常に難しく、高度かつ煩雑な工程が必要となる。他の従来素子としてガラス基板にイオン交換を用いて屈折率を変化させる方法が採用された素子があるが上述のエッチングの場合と同様にイオン交換の深さの制御が困難である。

〈発明の目的〉

本発明は、上述の問題点を解決し比較的容易に面内均一性及び再現性の良い光学位相操作板を得ることのできる作製方法を提供することを目的と

$$\left\{ \begin{array}{l} n : \text{Si}_3\text{N}_4 \text{膜(3)の屈折率} \\ m = 0, 1, 2, 3, \dots \\ \lambda : \text{空気中での光の波長} \end{array} \right.$$

を満たすように堆積時間及び堆積条件を制御する。その後、ホトリソグラフィ技術とエッチング技術を用いて $\text{Si}_3\text{N}_4$ 膜(3)を幅： $W$ 、ピッチ： $P$ のストライプ状に加工する。このとき、エッチング剤としてはフッ酸：フッ化アンモニウム液＝1：40の溶液を用い、室温でエッチングする。このエッチング剤に対するスパッタ蒸着された $\text{SiO}_2$ 膜(2)のエッチングレート： $R_E(\text{SiO}_2)$ とプラズマCVD法により堆積された $\text{Si}_3\text{N}_4$ 膜(3)のエッチングレート： $R_E(\text{Si}_3\text{N}_4)$ の間には

$$R_E(\text{Si}_3\text{N}_4) \geq 60 R_E(\text{SiO}_2) \dots (3)$$

なる関係がある。従ってエッチング時間を最適化することにより、 $\text{Si}_3\text{N}_4$ 膜(3)を完全に除去し、かつ $\text{SiO}_2$ 膜(2)をほとんど除去しないように制御することは比較的容易になし得る。このようにして作製された位相シフターの位相シフト量はプラズマCVD法により堆積させた $\text{Si}_3\text{N}_4$ 膜(3)の

するものであり、エッチング速度の大きさ<sup>ε</sup>異なる2層以上の積層体を基板上に堆積した後エッチング速度の大なる表面側の層をエッチング加工することにより、位相操作量をエッチング深さではなく膜厚で制御した位相操作部を形成することを特徴とする。

〈実施例〉

第1図は本発明の1実施例の説明に供する位相シフターの構造図である。以下、本素子の作製方法について説明する。厚さ100～200 $\mu\text{m}$ 程度のガラス基板(1)上に高周波スパッタ蒸着法を用い基板温度250℃において $\text{SiO}_2$ 膜(2)を堆積させる。この $\text{SiO}_2$ 膜(2)の厚さ： $d_2$ はエッチング剤に対してガラス基板(1)を保護するのに十分であれば良い。ここでは $d_2 = 1500 \text{ \AA}$ とした。次に、この $\text{SiO}_2$ 膜(2)上にプラズマCVD法を用いて $\text{Si}_3\text{N}_4$ 膜(3)を堆積させる。この $\text{Si}_3\text{N}_4$ 膜(3)の厚さ： $d_3$ は

$$(n-1)d_3 = \frac{2m+1}{2} \lambda \dots (2)$$

厚さ： $d_3$ にのみ依存し前述の(2)式を満たす場合は180°だけ位相を反転させることができる。従来の第2図におけるエッチング深さ： $d'$ の均一性に比べてプラズマCVD法による堆積膜厚： $d_3$ の均一性の方が優れており、基板を回転させることにより $d_3$ の誤差を±2～3%に抑えることは可能である。また $d_3$ の再現性に関してもプラズマCVD法での堆積膜をエッチング加工前に光学的(非破壊)に測定することにより検知することができるため、最適膜厚になるまで堆積又は全面エッチングを施すことで制御することができ歩留り良く良品を得ることができる。

上述のように作製された位相シフターは半導体レーザーアレイ素子の180°位相モード発振光を0°位相モードに変換することができ、高出力レーザーを得るために重要な要素となる。また、位相シフターに限らずホログラムなどのような光波と位相操作部との相互作用長を波長オーダーで制御しなければならぬ光学位相操作板の作製においても本発明を適用することにより歩留りを向上させるこ

とができる。

本発明は上述の実施例に限らず以下に挙げた場合にも適用可能であり同様の効果が期待できる。

- (1) 光学位相操作板を構成する材料が  $\text{SiO}_2$  や  $\text{Si}_3\text{N}_4$  以外に  $\text{Al}_2\text{O}_3$ 、 $\text{Mg}_2\text{O}_3$ 、 $\text{ZrO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{MgF}_2$ 、 $\text{TiO}_2$  などである場合、
- (2) 膜の作製方法が ECR プラズマ CVD 法、電子ビーム蒸着法、抵抗加熱蒸着法など他の方法を用いた場合、
- (3) エッチング剤がフッ酸系と異なる湿式のエッチング剤又は CF<sub>4</sub>、ガスや C<sub>6</sub>F<sub>6</sub> ガスなどのような乾式のエッチング剤を用いた場合、
- (4) 膜の組成が化学的平衡状態からずれた場合（例えば  $\text{SiO}_x$  や  $\text{Si}_3\text{N}_y$ 、などが  $\text{SiO}_x$ ： $0 < x < 2$  や  $\text{Si}_3\text{N}_y$ ： $0 < y < 4$  になった場合）

#### 4. 図面の簡単な説明

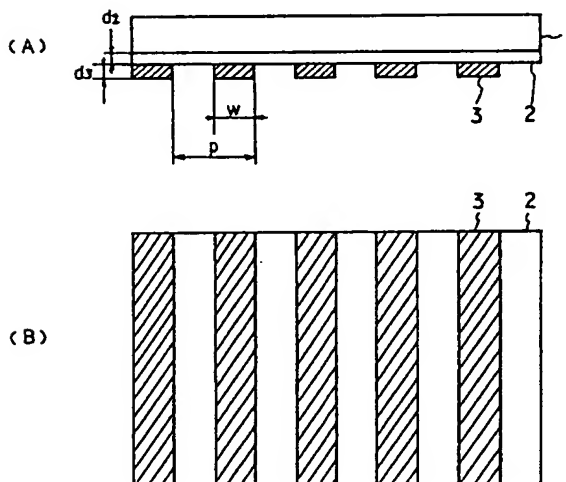
第 1 図は本発明の 1 実施例の説明に供する位相シフターの構造図である。

第 2 図は従来の位相シフターの構成を示す構成

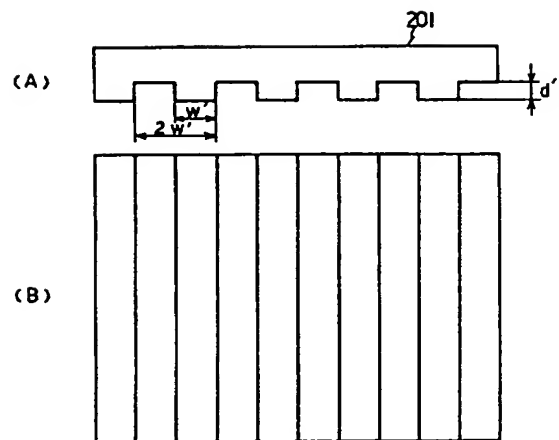
図である。

1 … ガラス基板      2 …  $\text{SiO}_2$  膜      3 …  $\text{Si}_3\text{N}_4$  膜

代理人 井理士      杉 山 毅 至 (他 1 名)



第 1 図



第 2 図

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**